**Preguntas**

1. ¿Cómo se denomina la estructura de datos que se utiliza en determinadas ocasiones, para resguardar el contenido de los registros de CPU y cuál es su criterio de acceso?

**Rta:** Pila / Lifo

1. ¿Cuál es el nombre de la técnica para actualizar la memoria desde cache cuando se escribe en MP al mismo tiempo que en cache?

**Rta:** Escritura Inmediata

1. ¿Qué información se almacena en “registros de cálculo” en modo real y en modo protegido?

**Rta:** Datos u Operando

1. ¿Cómo se denomina el registro que actúa como “puntero de pila”? ¿y a cuantas posiciones puede direccionar con 16 bits puede?

**Rta:** SP / 65536

1. ¿Dónde se encuentra el operando cuando se utiliza direccionamiento implícito?

**Rta:**

1. ¿Qué es el LDTR y que información se guarda en este dispositivo?

**Rta:**

1. ¿Cómo representa en unidades de frecuencia, 1.000.000 de ciclos por segundo?

**Rta:**

1. ¿Cómo se denomina específicamente el evento que genera la falta de un segmento?¿ Que modulo del microprocesador genera la señal que indica que esta se produjo?

**Rta:**

1. ¿Cómo se denomina el parámetro que indica la cantidad de bits que se graban en un medio magnético y en que unidades se mide?

**Rta:**

1. Conjunto de registros de la CPU utilizados para contener la entidad “base” en una dirección segmentada

**Rta:**

1. Registro de 32 bits que actúa como puntero de instrucción.

**Rta:**

1. Caso en que la referencia a memoria del operando se encuentra directamente en la instrucción.

**Rta:**

1. Memoria de Poca capacidad que específicamente guarda la dirección lineal y dirección física de las ultimas 32 páginas de código accedidas dentro de un microprocesador

**Rta:**

1. ¿Cuál es la última dirección accesible en un segmento virtual determinada por el campo límite de su descriptor?

**Rta:**

1. Señal de solicitud de pedido de atención por parte de un dispositivo externo a la CPU

**Rta:**

1. ¿Qué es una doble falta?

**Rta:**

1. Se completa en primer lugar la línea de cache que contiene el byte requerido por el procesador y después se hace la transferencia al CPU

**Rta:**

1. Método adoptado para actualizar las memorias cache asociativas

**Rta:**

1. Conjunto de registros de la CPU utilizados para funciones como las de administración de la memoria virtual, la conmutación de tareas, o la gestión de la cache

**Rta:**

1. Registro de 32 bits que actúan como indicadores o señales de control de determinadas funciones del sistema

**Rta:**

1. Caso en el que el operando se encuentra directamente incorporado en la instrucción

**Rta:**

1. Las estructuras de datos que contienen las referencias para el acceso a memoria cuando se utiliza memoria segmentada

**Rta:**

1. Dispositivo que recibe las peticiones de interrupción de los periféricos a él conectados y determina la prioridad para activar el terminal INTR

**Rta:**

1. Proceso para determinar a cuál de los controladores de bus que solicitan acceso se le permiten acceder al mismo

**Rta:**

1. Proporciona la capacidad de considerar un conjunto de unidades físicas como si se tratara de una única unidad lógica, con la finalidad de facilitar la recuperación de datos en caso de fallo

**Rta:**

1. Dispositivo que posee funciones de control y temporización, comunicación con el procesador y almacenamiento temporal de datos.

**Rta:**

1. Instrucción que permite la extracción de datos desde una estructura de acceso tipo LIFO.

**Rta:**

1. Mecanismo que mejora el rendimiento de un cauce segmentado de instrucción al acotar el efecto de las bifurcaciones.

**Rta:**

**Respuestas**

1. Datos u Operando
2. SP / 65536
3. CODP o Misma Instrucción
4. Puntero a Base del LDT
5. 1MHZ
6. Segment Fault / MMU
7. Densidad / BPI
8. Registros de Segmento
9. Registro EIP
10. Modo Directo
11. TLB
12. FFFFF
13. IRQ
14. Pueden poner excepción o aborto, que es una clase de excepción.
15. El dato pedido va en último lugar
16. Algoritmo de Sustitución
17. Registros para el Programador de Sistemas
18. EFLAGS
19. Dirección inmediata
20. Tabla de Descriptores de Segmento
21. Controlador de Interrupciones
22. Arbitraje de bus
23. RAID
24. Modulo E/S
25. POP
26. BTB